

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-068432

(43)Date of publication of application : 16.03.2001

(51)Int.Cl. H01L 21/285
C23C 16/30
H01L 21/3205
H01L 21/768

(21)Application number : 2000-191683 (71)Applicant : APPLIED MATERIALS INC

(22)Date of filing : 26.06.2000 (72)Inventor : SUURIN WANG
MIN SHII
LANDAU ZVI P
CHAN MEI

(30)Priority

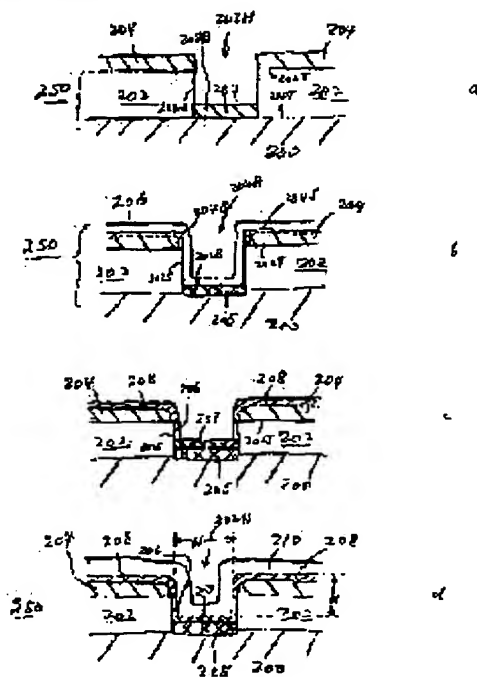
Priority number : 99 344825 Priority date : 25.06.1999 Priority country : US

(54) INTEGRATION METHOD FOR TITANIUM/TITANIUM NITRIDE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide high reliability by forming a titanium film on a substrate, forming an intermediate layer comprising silicon on the titanium film, and forming a titanium nitride film at the intermediate layer.

SOLUTION: After formation of an intermediate protective layer 208, processing continues with deposition of a TiN film 210 (d). The intermediate layer 208 protects a lower 204 layer from the chemical attack during the following TiN deposition with $TiCl_4$ as a base. The $TiSi_3$ is chemically adaptive to both Ti and TiN. The intermediate layer 208 is incorporated into the integration process of Ti/TiN so that a film structure with a high reliability, a good barrier layer characteristics, and an excellent TiN step coverage are provided. Generally, the intermediate protective layer can be used with other process for TiN deposition with $TiCl_4$ as a base, for example, a process comprising plasma reinforced CVD which uses $TiCl_4/N_2$.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision
of rejection]
[Date of requesting appeal against examiner's
decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-68432
(P2001-68432A)

(43) 公開日 平成13年3月16日 (2001.3.16)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 L 21/285	3 0 1	H 0 1 L 21/285	C
C 2 3 C 16/30		C 2 3 C 16/30	3 0 1 R
H 0 1 L 21/3205		H 0 1 L 21/88	R
21/768		21/90	C
審査請求 未請求 請求項の数24 O L 外国語出願 (全 30 頁)			

(21) 出願番号 特願2000-191683(P2000-191683)

(22) 出願日 平成12年6月26日 (2000.6.26)

(31) 優先権主張番号 09/344825

(32) 優先日 平成11年6月25日 (1999.6.25)

(33) 優先権主張国 米国 (U S)

(71) 出願人 390040660

アプライド マテリアルズ インコーポレ
イテッドAPPLIED MATERIALS, I
NCORPORATED

アメリカ合衆国 カリフォルニア州

95054 サンタ クララ パウアーズ ア
ベニュー 3050

(74) 代理人 100088155

弁理士 長谷川 芳樹 (外1名)

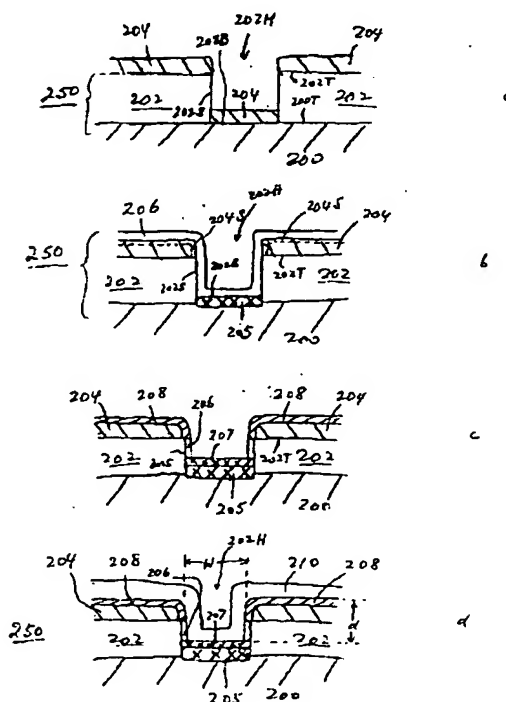
最終頁に続く

(54) 【発明の名称】 チタン/窒化チタンの集積化方法

(57) 【要約】

【課題】 中間層を有する集積化チタン/窒化チタン (Ti/TiN) 膜構築物を形成することを備えた膜のプロセッシング方法。

【解決手段】 前記中間層は、Siを含む種類を備え、特に、チタンシリサイド (TiSi_x) 又はTiSi_xO_yのような、Si及びTiを含む種類を備えることが好ましい。前記中間層は、チタン四塩化物をベースにした化学作用を使って続けて行われるTiNの堆積中、化学攻撃から、下にあるTi膜を保護する。この方法は、非常に優れたTiNステップカバレッジとともに、信頼性あるTi/TiN膜の集積化の達成を許容する。例えば、前記膜構築物は、集積化回路製造における効果的なバリア層として使用できる。



【特許請求の範囲】

【請求項1】 (a) 基板上にチタン膜を形成する段階、

(b) 前記チタン膜上にシリコンを含有する中間層を形成する段階、及び

(c) 前記中間層上に窒化チタン膜を形成する段階、を備える、集積回路製造のための薄膜堆積方法。

【請求項2】 前記(b)段階の中間層が、さらにチタンを含有する、請求項1に記載の方法。

【請求項3】 前記(b)段階が、

(d) 前記チタン膜上にシリコン膜を形成する段階、及び

(e) 前記シリコン膜及び前記チタン膜を上昇した温度に曝して、前記シリコン膜と前記チタン膜との間で反応を起こさせ、前記中間層を形成する段階、とを備える、請求項1に記載の方法。

【請求項4】 前記(d)段階が、シラン(SiH_4)、ジシラン(Si_2H_6)、及びジクロロシラン(SiCl_2H_2)から選ばれる一つのガスの存在下で行われる、請求項3に記載の方法。

【請求項5】 前記(d)段階が、600～700℃間の温度において、 SiH_4 の存在下で行われる、請求項3に記載の方法。

【請求項6】 前記(d)段階が、20～200sccm間の SiH_4 流速、及び5～20torr間の圧力において行われる、請求項3に記載の方法。

【請求項7】 前記(d)段階が、約50sccmの SiH_4 流、少なくとも1000sccmの不活性ガス流、約10torrの全圧力、及び約680℃の温度において行われる、請求項3に記載の方法。

【請求項8】 前記(b)段階が、(f) 四塩化チタン(TiCl_4)とシリコンを含有するガスとを反応させる段階を備える、請求項1に記載の方法。

【請求項9】 前記のシリコンを含有するガスが、シラン(SiH_4)又はジシラン(Si_2H_6)である、請求項8に記載の方法。

【請求項10】 前記(f)段階が、1～5sccm間の TiCl_4 流速、10～50sccm間の SiH_4 流速、及び650～750℃間の温度、において行われる、請求項8に記載の方法。

【請求項11】 前記(c)段階が、(g) 四塩化チタン(TiCl_4)と窒素元素(N)を含有するガスとを反応させる段階をさらに備える、請求項1に記載の方法。

【請求項12】 前記窒素(N)を含有するガスが、アンモニア(NH_3)である、請求項11に記載の方法。

【請求項13】 前記(g)段階が、 $\text{TiCl}_4:\text{NH}_3$ 蒸気流量比が0.1～0.5の間で行われる、請求項12に記載の方法。

【請求項14】 上記(g)段階が、約5～40scc

mの範囲の TiCl_4 蒸気流速、及び、約50～500sccmの範囲の NH_3 流速、において行われる、請求項12に記載の方法。

【請求項15】 (a) シリコン基板上に酸化物層を有する基板構築物、を提供する段階、

(b) 前記酸化物層の上面から前記シリコン基板の上面へ渡ってコンタクトホールを形成する段階、

(c) 前記酸化物層及び前記シリコン基板上の少なくとも複数部分上に、チタン(Ti)膜を形成する段階、

(d) 前記Ti膜上にシリコンを含有する中間層を形成する段階、及び

(e) 四塩化チタン(TiCl_4)の存在下、前記中間層上に窒化チタン(TiN)膜を形成する段階、とを備える、集積回路製造における使用のためのバリア層を形成する方法。

【請求項16】 前記(d)段階が、

(f) 前記(c)段階のTi膜上にシリコン膜を形成する段階、及び

(g) 前記シリコン膜及び前記Ti膜を上昇した温度に曝して、前記シリコン膜と前記Ti膜との間で反応を起こさせ、前記中間層を形成する段階、とを備える、請求項15に記載の方法。

【請求項17】 前記中間層がチタンシリサイドを含有する、請求項15に記載の方法。

【請求項18】 前記(f)段階のシリコン膜が、シラン(SiH_4)又はジシラン(Si_2H_6)の化学気相堆積により形成される、請求項16に記載の方法。

【請求項19】 前記(d)段階の中間層が、四塩化チタン(TiCl_4)と、シラン又はジシランから選択された一つのガスとを反応させることによって形成される、請求項15に記載の方法。

【請求項20】 (a) 基板上にチタン膜を形成する段階、

(b) 前記チタン膜上にシリコンを含む中間層を形成する段階、及び

(c) 前記中間層上に窒化チタン膜を形成する段階、を備えた薄膜堆積法を使用する堆積チャンバを、実効命令があった時に汎用コンピュータに制御させるソフトウェアルーチンを含んだコンピュータ記憶媒体。

【請求項21】 前記(b)段階の中間層が、さらにチタンを含有する、請求項20に記載の方法。

【請求項22】 前記(b)段階が、

(d) 上記チタン膜上にシリコン膜を形成する段階、及び

(e) 前記シリコン膜及び前記チタン膜を上昇した温度に曝して、前記シリコン膜と前記チタン膜との間で反応を起こさせ、前記中間層を形成する段階、とを備える、請求項20に記載のコンピュータ記録媒体。

【請求項23】 前記(b)段階が、

(f) 四塩化チタン(TiCl_4)とシリコンを含有す

るガスとを反応させる段階を備える、請求項20に記載のコンピュータ記録媒体。

【請求項24】 前記(c)段階が、(g)四塩化チタンと窒素元素(N)を含有するガスとを反応させる段階をさらに備える、請求項20に記載のコンピュータ記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜プロセスング法に関し、さらに具体的には、集積化チタン/窒化チタン膜構築物の形成方法に関する。

【0002】

【従来技術の記載】集積回路の製造において、窒化チタン膜は、金属バリア層として、該バリア層の下にある材料への金属拡散を抑制するためによく使われている。これらの下に横たわる材料は、トランジスタゲート、容量誘電体、半導体基板、金属ライン、及び集積回路に見られる他の多くの構築物を形成している。

【0003】例えば、電極がトランジスタのゲートとして形成される場合、ゲート電極とその電極の接続部として使われる金属との間に、拡散バリアが頻繁に形成される。拡散バリアは、例えばポリシリコンで構成されたゲート電極材料へ、金属が拡散するのを抑制する。このような金属拡散は、トランジスタの特性を変えてしまったり、無効にしてしまうので、望ましくない。例えば、チタン/窒化チタン(Ti/TiN)の組み合わせが、拡散バリアとして、よく使われている。

【0004】Ti/TiN堆積物は、トランジスタのソース及びドレインへの接触を提供するためにも使われてきた。例えば、タングステン(W)のプラグプロセスにおいては、シリコン(Si)基板上にTi層が堆積され、引き続きこのTi層は、Siより低い抵抗接触を提供するチタンシリサイド(TiSi_x)へと物質変換される。その後、タングステンプラグを形成する前に、TiN層が、TiSi_x層上に形成される。バリア層であることに加えて、TiN層は、もう2つの機能を供給する：1) Wの堆積中、タングステン六フッ化物(WF₆)によるTiSi_xの化学的攻撃を防ぐ；2) Wプラグの接着を促進するための接着層として働く。

【0005】Ti及びTiN膜は、物理的又は化学的気相堆積法によって形成され得る。Ti/TiNの組み合わせ層は、Ti膜を1つのチャンバ内で堆積し、このTi膜を大気に触れさせることなく、続けてTiN膜堆積をもう1つのチャンバ内で行うことにより、多チャンバ“クラスターツール”内で形成され得る。つまり、これは、集積化されたTi/TiN堆積プロセスである。Ti及びTiNの両方を化学気相堆積法(CVD)を使って堆積する時、例えば、プラズマ条件下でのTi堆積においては水素(H₂)、及びTiN熱堆積においてはアンモニア(NH₃)、というような異なる反応ガスと反

応することが許容されれば、チタン四塩化物(TiCl₄)が、Ti及びTiNの両方の膜を形成するために使われてもよい。

【0006】しかしながら、このような集積化Ti/TiN膜の堆積プロセスに、TiCl₄を基礎とする化学作用が使われる場合、信頼性の問題に出くわす。特に、集積化Ti/TiN堆積物は、剥がれるか、又は曇りを示す傾向にあり、この傾向は、例えば、TiCl₄又はTiCl₄から起こる他の化学種が、TiN堆積前に、Ti膜を化学的に攻撃することから起こり得る。

【0007】従って、この分野において、改善された膜特性を有する、Ti/TiNのプロセス集積化方法に対して要求がある。

【0008】

【発明の概要】本発明は、チタン(Ti)及び窒化チタン(TiN)膜を備える膜構築物(例えば、膜堆積物)を形成する方法に関する。特に、この方法は、Ti層上に、シリコン(Si)を含む、好ましくは、Si及びTiを含有する、中間保護層を形成し、続けて、この中間層上にTiN層を堆積することを備える。

【0009】前記の中間層は、チタンシリサイド(TiSi_x)、又は、Ti及びSi間の反応から起こる、特にTiSi_xO_yを含む、幾つかの“合金”種を含んで成ってよい。中間層は、TiCl₄に基づいた化学作用を使って引き続きTiN層を堆積をする間、下にあるTi層を化学的な攻撃から保護する。

【0010】例えば、TiSi_xを含有する保護層は、Ti層上にアモルファスシリコン又はポリシリコン膜を堆積し、引き続き、このSi及びTi膜を、引き上げられた温度でアニールすることによって形成される。Si膜とTi層の上部層における反応は、Ti層上に保護層を形成することにつながる。これに代わって、中間保護層は、チタン四塩化物(TiCl₄)とシラン(SiH₄)間の反応からくるTiSi_xを、直接堆積することにより形成されてもよい。

【0011】TiNは、例えば、チタン四塩化物(TiCl₄)とアンモニア(NH₃)との反応を使って、引き続き中間層上に形成される。TiN堆積中に、Ti層の化学的攻撃が緩和されるよう、中間層は、下にあるTi層を保護する。この方法は、下にある構築物に渡って、等質なTiN層を形成することになり、集積回路製造において、信頼性のあるTi/TiNプロセス集積化への代替するアプローチを提供する。

【0012】

【詳細な説明】本発明は、チタン(Ti)/窒化チタン(TiN)プロセス集積化のための方法であり、結果として、改善された信頼性及びTiN層に対して優れたステップカバレッジを持つTi/TiN堆積物を生じる。特に、本方法は、Ti層とTiN層の間にシリコン(Si)を含有し、及び好ましくは、例えばチタンシリサイ

ド ($TiSi_x$) のような Si 及び Ti を含有する、保護層を形成することを備えている。 $TiSi_x$ 中間保護層を使用することは、膜特性及びステップカバレッジの両面において最適化されたプロセス条件の下で、 TiN 層が形成されることを許容する。一般に、中間保護層は、 $TiSi_x$ 以外に、例えば $TiSi_xO_y$ のような Ti と Si 間の反応から発生する他の化学種、又は Ti 及び Si 成分を含む他の化学種を含有していてもよい。これらの Si 及び Ti を含む化学種は、一般に、“ $Ti-Si$ 合金”種と言われる。

【0013】ある1つの実施形態においては、 $Ti-Si$ 合金種を含む保護層は、 Si 膜を Ti 層上に堆積し、これらの層を例えば約 $600^\circ C$ というような高温にさらすことにより形成される。特定のプロセスシーケンスにより、 Si 堆積段階中、又は、次の高温プロセス段階において、 $Ti-Si$ 合金保護層への Si 膜の物質転換が行われる。例えば、約 $600^\circ C$ 又はそれより高い温度において、 Si がシランから堆積されると、 $Ti-Si$ 合金中間層は、 Si 堆積中に形成される。しかしながら、もし約 $500^\circ C$ において、 Si 層がジシランから堆積されると、約 $600^\circ C$ またはそれより高温の次ステップが、 $Ti-Si$ 合金保護層を形成するために必要とされる。これは、別のアニーリングステップとして、又は引き続き行われる TiN 熱堆積中に行うことができる。これに代わって、例えば、 $TiCl_4$ と、シラン (SiH_4) 又はジシラン (Si_2H_6) のようなシリコン含有ガスとの間の反応を使って、 $TiSi_x$ を含む保護層が Ti 層上に直接形成されてもよい。この集積化技術に $Ti-Si$ 合金種又は $TiSi_x$ を含む層を組み込む利益の一つは、 Ti 及び TiN 堆積とのプロセス的及び化学的な適合性である。

【0014】ウエハプロセッシングシステム

図1は、本発明の実施形態を実践するために使われ得る、ウエハプロセッシングシステム10を概略的に叙述している。システム10は、電力源106及び真空ポンプ102のような他のハードウェア部品と一緒に、プロセスチャンバ100、ガスパネル130、制御ユニット110、を備えている。プロセスチャンバ100の一例は、 TiN チャンバであり、1998年12月14日に出願された“High Temperature Chemical Vapor Deposition Chamber”という名称の通常譲受された米国特許出願09/211998号にすでに記載されており、ここに参考文献として導入されている。システム10の鍵となる特徴の幾つかは、下記に簡潔に記載してある。

【0015】チャンバ100

一般に、プロセスチャンバ100は、半導体ウエハ190のような基板を、プロセスチャンバ100内で支持するために使われる支持ベDESTAL150を備えている。このベDESTAL150は、通常、移動機構(図示せず)を使って、チャンバ100内を垂直方向に動くことがで

きる。特定のプロセスいかんで、ウエハ基板190は、プロセッシング前に、ある望ましい温度に熱せられなければならない。実例となるチャンバにおいては、ウエハ支持ベDESTAL150は、はめ込まれたヒータ170によって熱せられる。例えば、ベDESTAL150は、AC供給源106からヒータ素子170へ電流を印加することによって抵抗熱で熱せられる。よって、ウエハ190は、ベDESTAL150によって熱せられ、例えば、 $450 \sim 750^\circ C$ のプロセス温度範囲に維持することができる。熱電対のような温度センサ172もまた、ベDESTAL150の温度を従来様式でモニターするために、ウエハ支持ベDESTAL150にはめ込まれている。例えば、測定された温度は、ウエハ温度が特定プロセスへの応用に對し適当である望ましい温度に維持又は制御されるよう、ヒータ素子170のための電力源106を制御するために、フィードバックループにおいて使われてよい。

【0016】ガスパネル130を通した、ガス流速の適当な制御と調節は、質量流速コントローラ(図示せず)とコンピュータのような制御ユニット110によって実行される。シャワーヘッド120は、プロセスガスが、ガスパネル130から均一に分配され、チャンバ100内へ導入されることを許容する。実例としては、制御ユニット110は、中央処理ユニット(CPU)112を備えており、関連制御ソフトウェア116を蓄積するためのメモリを含む回路114を支援している。この制御ユニット110は、ウエハの搬送、ガス流制御、温度制御、チャンバ評価等のようなウエハプロセッシングのために必要とされる多数の段階の自動制御を請け負っている。システム10の種々の構成要素と制御ユニット110との間の二方向間コミュニケーションは、集合的に信号バス118と言われる多数の信号ケーブルを通して取り扱われ、その幾つかは図1に図解されている。

【0017】真空ポンプ102は、プロセスチャンバ100を排気し、チャンバ100内の適切なガス流量と圧力を維持するために使われる。プロセスガスがチャンバ100に導入されるところのシャワーヘッド120は、ウエハ支持ベDESTAL150上方に位置している。本発明において使われる“デュアルガス”シャワーヘッド120は、あらかじめ混合すること無しに、二つのガスを別々にチャンバ100へ導入させられる、二つの別々の通路(pathway)又はガスラインを有する。シャワーヘッド120の詳細については、1998年6月16日出願された、“Dual Gas Faceplate for a Showerehead in a Semiconductor Wafer Processing System”という名称の、通常譲受された米国特許出願09/098969号に開示されており、本明細書に参考文献として導入されている。このシャワーヘッド120は、質量流速コントローラ(図示せず)を通し、プロセスシーケンスの異なる段階で使われる種々のガスを制御及び供

給するガスパネル130に連結している。ウエハプロセス中、望ましくない堆積物がベDESTAL150上に形成されるのを最小限にするため、浄化ガス供給源104は、例えば不活性ガスのような浄化ガスを、ベDESTAL150の周りへ提供する。

【0018】チタン／窒化チタン膜の集積化

図2aから図2cは、本発明の好ましい実施形態の一つを例示する。一般に、基板200とは、その上で膜のプロセッシングが行われる物であればどんな素材製品をも指し、一般に、基板構築物250とは、基板200上に形成される他の材料層とともに基板200を、明示的に表示するために使われる。プロセッシングの特定段階に依存して、基板200は、シリコン半導体ウエハ又は、ウエハ上に形成された他の材料層であってよい。例えば、図2aは、前もってシリコンウエハ基板200上に形成されている材料層202上に、チタン膜204

(“膜”と“層”という言葉は、互変性を持って使われている)を有する基板構築物250の断面図を示す。この特定の例示においては、材料層202は、従来法によって形成され、基板200の上面部200Tへ届くコンタクトホール202Hを提供するためにパターン化された酸化物(例えば SiO_2)であってよい。チタン膜204は、プラズマ強化型化学気相堆積(PECVD)又は物理気相堆積(PVD)のような従来のチタン堆積プロセスによって、基板構築物250上に堆積されてもよい。

【0019】堆積されたチタン膜204は、また、コンタクトホール202Hの底部202Bにおいて、基板200の一部分と接触する。プラズマ堆積されたチタン膜204の非等角的性質のため、コンタクトホール202Hの側面壁202Sは、チタンによって被覆されていない。もし、チタン堆積が、PECVDを使い通常600～700℃間の高温で行われると、コンタクトホール202Hの底部202Bにおいて、チタン膜204とシリコン基板200の間で反応が起こる。この反応により、図2bに示されるように、チタンシリサイド(TiSi_x)層205が形成される。これに代わって、もし、チタン膜204が、PVDを使って堆積されると、 TiSi_x 層205は、引き続き起こる膜プロセッシングの前又はプロセッシング中に、別の急速な熱プロセス段階において、コンタクトホール202Hの底部202Bに形成される。チタン膜の堆積法は、本発明の実践にとって重要でないが、例えば表面の粗さというようなチタン膜204の性質は、続いて起こる膜堆積において使われるプロセス条件の選択に影響し得る。

【0020】図2bに示されるように、チタン膜204が形成されてから、 Si 薄膜206(例えば、アモルファス又はポリシリコン)が高温において、 Ti 膜204上に、堆積される。例えば、 Si 堆積は、チタン又は窒化チタン堆積のために使われるチャンバ内で、 SiH_4

又はジシラン(Si_2H_6)のような前駆体ガスを使って、熱CVDにより、実行することができる。通常、 Si 膜206は、前駆体流速が20～200sccm間の範囲、圧力が5～20torrの範囲、及び温度が約500～700℃の範囲で形成できる。しかしながら、前駆体ガス SiH_4 に対しては、温度範囲が、600～700℃であることが好ましい。プロセスが、例えば図1に描かれたデュアルガスシャワーヘッド120を有するチャンバ100内で行われる時、シャワーヘッド120の両方のガスライン(図示せず)を通して、希釈ガスがチャンバ100へ供給される。例えば、ある1つの実施形態では、1つのガスラインにおいて、 SiH_4 とともに N_2 希釈ガスが1～10slmの流速で設定される。その一方、2つ目のガスラインへは、 N_2 又は He のような不活性ガスが、流速1～10slmの範囲で供給される。2つ目のガスラインのガス流は、主に、ガスがガスラインの中へ逆流するのを最小限にするために選択され、1つ又はそれ以上の不活性ガスから構成されてよい。特に、水素(H_2)及びアルゴン(Ar)のような他のガスも、 SiH_4 からの SiCVD 堆積と適合性がある限り、使われてもよい。さらに好ましくは、シリコン堆積は、全体圧力が約10torr及びベDESTAL温度が約680℃であり、1つのガスラインでは、 SiH_4 流速が約50sccm及び N_2 が約2000sccm、他のガスラインでは、 N_2 流速が約1000sccm及び He 流速が1000sccm、で行われる。約1000sccmの不活性浄化ガス流(例えば Ar)も、また、望ましくない堆積物がベDESTAL150上に形成されるのを最小化するために、浄化ガス供給源104(図1参照)から供給される。

【0021】効果的な中間保護層を形成するために必要とされる Si 膜206の厚さは、下にある Ti 膜204の表面の粗さに依存し、それがまた、 Ti 膜厚に依存する。一般に、より厚い Ti 膜204は、より大きな表面粗さを有しており、相応じて、より厚い Si 層206が必要とされる。堆積された Si 層206は、非常によいステップカバレッジを有しているので、通常は、150Åの厚さの Ti 膜204に対しては、約20Åの厚さで十分である。例えば600℃を越える高温においてアニーリングすることにより、 Si 膜206は、引き続き、下にある Ti 層204の表面層204S(図2bの点線で輪郭を描いてある)と反応することが許容される。この反応により、図2cに見られよう、 TiSi_x 、 TiSi_xO_y 、又は Ti と Si (ここで、一般に、 x と y は Ti に比較しての Si と O の相対量を表示する)を含む他の“合金”種を含む、中間層208の形成される。この例示においては、酸化物層202は酸素源を供給するので、中間層208も、 TiSi_xO_y を含んでもよい。酸素源が無い他の実施形態においては、 TiSi_xO_y は、中間層208においては形成されない。その代わ

り、特定の基板構築物250に依存して、他の“Ti-Si合金”種が存在してもよい。Si層206から中間層208の形成は、別のプロセス段階として起こるか、又は引き続くTiN堆積段階の一部として起こってもよい。例えば、図2bに示される基板構築物250が、600℃を越えて維持されたプロセッシングチャンバ100の熱せられたベDESTAL150上に位置されると、Si膜206とTi表面層204Sとの間で反応が起こる。通常、20Åの厚さのSi膜206は、約50Åの中間層208となる。高温でのアニール中、TiSi_x層205の上にわたるSi層206の間でも反応は起こり、TiSi_xの他の層207が形成されるという結果となる。側面壁202Sに接した残りのSi膜206は、接触抵抗に重大な影響を及ぼさない。

【0022】中間保護層208の形成後、図2dに例示されているように、プロセッシングは、TiN膜210の堆積と共に継続する。例えば、TiN膜210は、図1のチャンバ100において、TiCl₄とNH₃との反応を使い、CVDにより形成することができる。1つの実施形態においては、ヘリウム(He)と窒素(N₂)は、TiCl₄と一緒に、シャワーヘッド120の一つのパスウェイ(ガスライン)を通し、チャンバ100へ導入される。NH₃は、N₂と一緒に、シャワーヘッド120の2つ目のパスウェイを通し、チャンバ100へ導入される。一般に、HeとN₂は、“希釈された”ガスと呼ばれ、アルゴン(Ar)又は他の不活性ガスも、単独又は組み合わせ(つまり、混合ガス)で、シャワーヘッド120のどちらかのガスライン内で、使われてもよい。また、約2000sccmの底部の不活性ガス浄化流(例えば、Ar)が、別のガスライン及びチャンバ100の底部に供給しているガス供給源104を通して、設定されている。通常、反応は、500-2000sccmのHeガス流及び500-5000sccmのN₂流と一緒に、TiCl₄の蒸気流速が5-40sccm、500-5000sccmのN₂流と一緒に、NH₃流速が50-500sccm、全圧力が3-30torrの範囲、ベDESTAL温度が600℃以上(例えば、600-700℃)で行うことができる。これに代わって、TiCl₄:NH₃の蒸気流速比が、約0.1-0.5の範囲であっても、許容可能である。さらに好ましくは、約1000sccmのHe及び約1000sccmのN₂中で、約20sccm(約170mg/min、液体流速)のTiCl₄蒸気流速、約2000sccmのN₂と一緒に約100sccmのNH₃流速、全圧力が約10torr及び温度が約680℃で、窒化チタン膜210は堆積される。このようなプロセス条件の下では、アスペクト比3.5:1(アスペクト比は、TiN堆積が行われるところのオープニング202Hの深さdと幅wの間の比として定義される。)に対し、TiN膜210は、少なくとも95%のステップカバレッジを

示す。中間層208の存在は、続けて行われるTiCl₄をベースにしたTiN堆積段階中、化学的攻撃から、下にある204層を保護する。TiSi_x(又は、Ti-Si合金化学種)は、Ti及びTiNの両方と化学的に適合性があるので、中間層208をTi/TiNの集積化プロセスに組み込むことにより、高い信頼性を持つ膜構築物、良好なバリア層特性、優れたTiNステップカバレッジが生じる。一般に、本発明の中間保護層は、TiN堆積のためのTiCl₄をベースにした他のプロセス、例えば、特に、TiCl₄/N₂を使ったプラズマ強化CVDを含むプロセス、と共に使うことができる。

【0023】図3a-図3dは、本発明のもう一つの実施形態を例示しており、集積化回路製造シーケンスの種々の段階を経ている基板200の断面図を示している。下に横たわるパターン化された材料層202上にあり、基板200にそのコンタクトホール202Hの底部202Bで接しているTi膜204を示す。前に、図2aに関連して記載したように、Ti膜204は、主に、パターン化された膜202の最上部202T及びコンタクトホール202Hの底部202Bを被覆する。1つの例示の実施形態においては、Ti膜204は、PVDにより形成されてもよく、その場合、コンタクトホール202Hの底部202BにあるTi膜204は、図3bに示されるよう、続いて行われる高温(例えば、600℃を越える)段階において、TiSi_x層205へ物質転換され得る。

【0024】図3cは、Ti膜204及びTiSi_x層205上に形成された保護層306を示す。例えば、保護層306は、続けて行われるTiN膜堆積中に、下にあるTi膜204を攻撃から妨ぐのに効果的な、チタンシリサイド(TiSi_x)又はTiSi_xO_yのような他のTi-Si“合金”種を含有していてもよい。本発明の1つの実施形態においては、主にTiSi_xを含有する中間層306は、約650-750℃の温度範囲か、好ましくは、約680℃のヒータ温度で、TiCl₄とシラン(SiH₄)との反応を使って、Ti膜上に直接堆積される。この反応は、図1に示されたプロセスチャンバ100内で行うことができる。このチャンバ内へは、デュアルガスシャワーヘッド120を通し、TiCl₄とSiH₄が別々に導かれる。この反応は、約1-5sccmのTiCl₄流速範囲、10-50sccmのSiH₄流速範囲、及び1-20torrの全圧力範囲、で行われてよい。体積速度を上げ、堆積膜中の塩素含有量を減少させるために、約5slmの水素(H₂)流が使われてよい。この代わりとして、シリコン成分を含有する他のガス、例えばジクロロシラン(SiH₂Cl₂)がSiH₄の代わりにTiCl₄との反応に使われてもよく、プロセッシング条件は、特定の要求に合うように調整することができる。例えば、TiSi_x保護層306は、20-100Åの厚さ、さらに好ましくは、

約50Åの厚さを持つ。

【0025】図3dに例示されるよう、中間層306を形成した後、TiN層308が、保護層306上に堆積される。TiN層308の堆積については、前に、図2dとの関連で記載してある。

【0026】その後、Wプラグ（図示せず）が、図3dのTiN層308又は図2dのTiN層210上に、例えばSF₆とH₂の間の反応を使って、形成される。Wプラグ層の接触は、TiN接着層の存在により、改善される。

【0027】上記議論において開示された特定のプロセス条件は、例示的な目的のみを意味する。前駆体、不活性ガス、流量範囲、圧力及び温度というような、他のプロセスパラメータの組み合わせも、Ti及びSi成分を含む中間保護層を組み込むという本発明の集積化Ti/TiN膜構築物を形成するにあたって、使うことができる。

【0028】本発明の教示を織り込んだ幾つかの好ましい実施形態が示され、詳細にわたって記載されてきたが、当該分野の専門家であれば、これらの教示を更に織り込んだ他の多くの実施形態を、容易に考案することができる。

【図面の簡単な説明】

本発明の教授は、付随する図面とともに、次の詳細な記載を考慮することによって容易に理解することができる。

【図1】図1は、本発明の実践に使用される器具の図解を叙述する。

【図2】図2a-図2dは、本発明の一形態に従う膜プロセスの種々の段階における、基板の断面図の図解を叙述する。

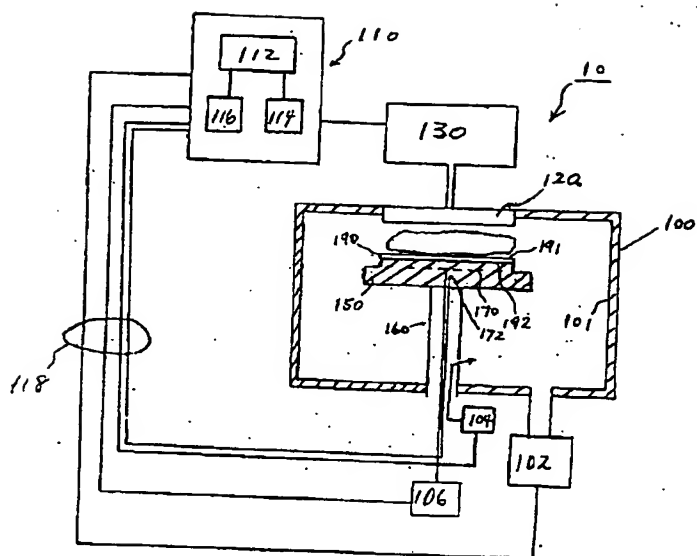
【図3】図3a-図3dは、本発明の他の形態に従う膜プロセスの種々の段階における、基板の断面図の図解を

叙述する。理解をし易くするために、可能なところでは、図に共通の同一要素を指摘するために、同一の参照数字が使われている。

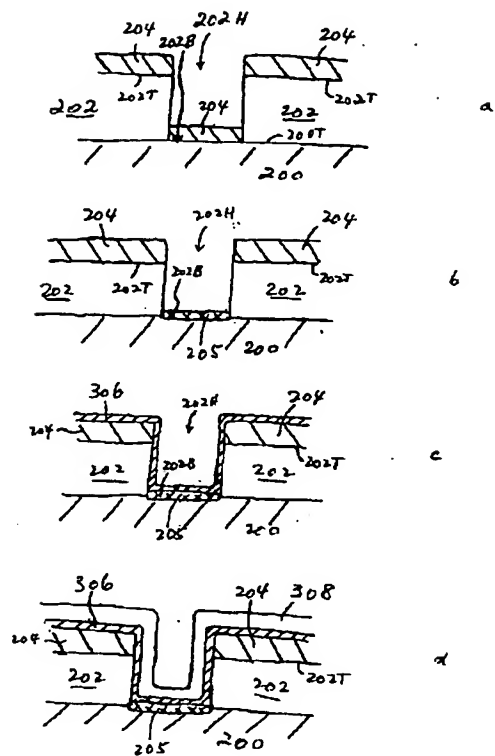
【符号の説明】

- 10 ウエハプロセスシステム
- 100 チャンバ
- 102 真空ポンプ
- 104 浄化ガス供給源
- 106 電力源
- 110 制御ユニット
- 120 シャワーヘッド
- 130 ガスパネル
- 150 支持ペDESTAL
- 170 ヒータ
- 172 温度センサ
- 190 半導体ウエハ
- 200 基板
- 200T 基板表面部
- 202 材料層
- 202B 材料層底部
- 202H コンタクトホール
- 202S 材料層側壁面
- 204 チタン膜
- 204S チタン膜表面部
- 205 チタンシリサイド(TiSi_x)層
- 206 Si膜
- 207 TiSi_x層
- 208 中間層(TiSi_x、TiSi_xO_y等)
- 210 TiN膜
- 250 基板構築物
- 306 保護層(TiSi_x、TiSi_xO_y等)
- 308 TiN層

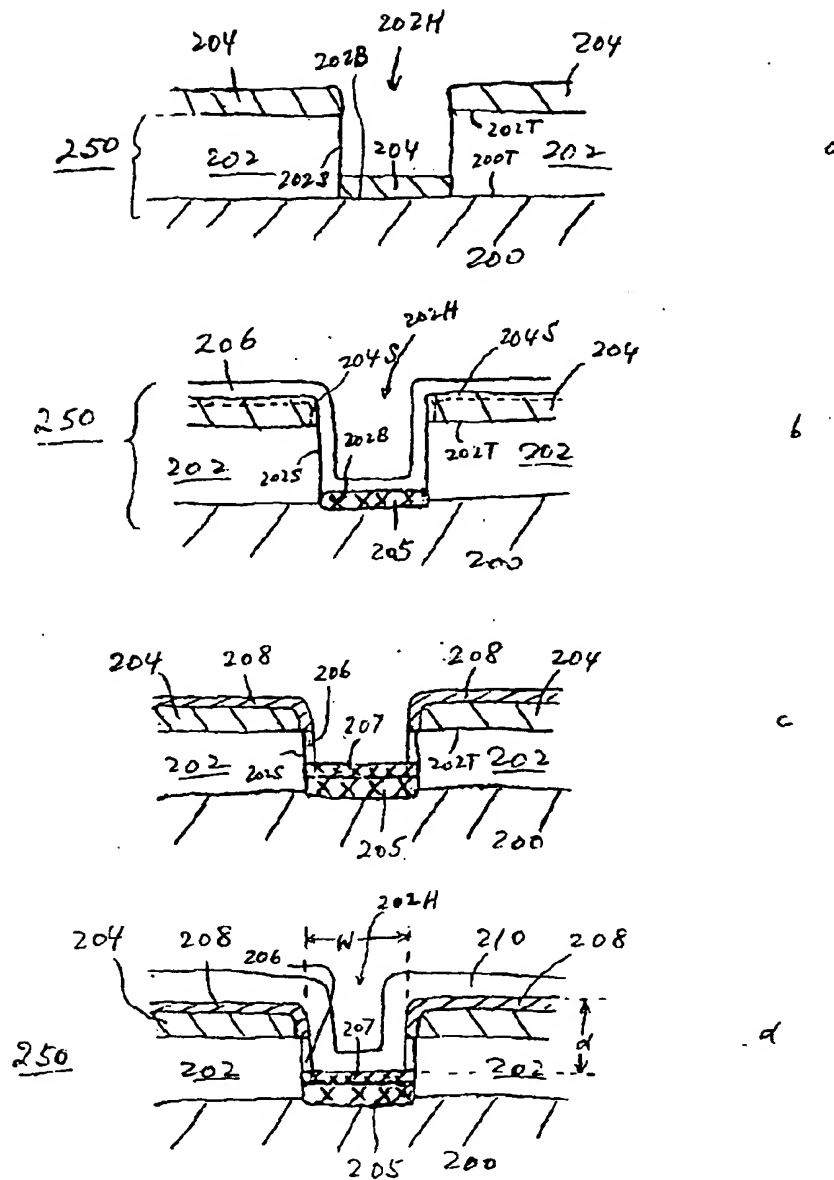
【図1】



【図3】



【図2】



フロントページの続き

(72)発明者 ムッリン ワン
アメリカ合衆国、カリフォルニア州、
サンタ クララ、グラナダ アヴェニュー
3450 ナンバー75

(72)発明者 ミン シー
アメリカ合衆国, カリフォルニア州,
ミルピタス, ボメル ウェイ 138

(72) 発明者 ズヴィー ピー. ランドー
アメリカ合衆国, カリフォルニア州,
パロ アルト, ヴェンチュラ アヴェニ
ュー 275 ナンバー-22

(72) 発明者 チャン メイ
アメリカ合衆国, カリフォルニア州,
サラトガ, コート ドゥ アルジェロ
12881

(10) 2001-68432 (P2001-684P5)

【 外 国 語 明 細 書 】

1 Title of Invention

Method of Titanium/Titanium Nitride Integration

2 Claims

1. A method of thin film deposition for integrated circuit fabrication comprising the steps of:
 - (a) forming a titanium film upon a substrate;
 - (b) forming an intermediate layer comprising silicon upon said titanium film; and
 - (c) forming a titanium nitride film upon said intermediate layer.
2. The method of claim 1, wherein said intermediate layer of step (b) further comprises titanium.
3. The method of claim 1, wherein said step (b) comprises the steps of:
 - (d) forming a silicon film upon said titanium film; and
 - (e) exposing said silicon film and said titanium film to an elevated temperature to cause a reaction between said silicon film and said titanium film to form said intermediate layer.
4. The method of claim 3, wherein said step (d) is performed in the presence of a gas selected from the group of silane (SiH_4), disilane (Si_2H_6) and dichlorosilane (SiCl_2H_2).
5. The method of claim 3, wherein said step (d) is performed in the presence of SiH_4 at a temperature of between 600-700°C.
6. The method of claim 3, wherein said step (d) is performed at a SiH_4 flow rate of between 20 to 200 sccm and a pressure of between 5 to 20 torr.
7. The method of claim 3, wherein said step (d) is performed at a SiH_4 flow of about 50 sccm, an inert gas flow of at least 1000 sccm, a total pressure of about 10 torr and a temperature of about 680°C.

8. The method of claim 1, wherein said step (b) comprises the step of:

(f) reacting titanium tetrachloride (TiCl_4) with a gas comprising silicon.

9. The method of claim 8, wherein said gas comprising silicon is silane (SiH_4) or disilane (Si_2H_6).

10. The method of claim 8, wherein said step (f) is performed at a TiCl_4 flow rate of between 1-5 sccm and a SiH_4 flow rate of between 10-50 sccm and a temperature between 650-750°C.

11. The method of claim 1, wherein said step (c) further comprises the step of:

(g) reacting titanium tetrachloride (TiCl_4) with a gas comprising nitrogen element (N).

12. The method of claim 11, wherein said gas comprising nitrogen (N) is ammonia (NH_3).

13. The method of claim 12, wherein said step (g) is performed at a TiCl_4 : NH_3 vapor flow ratio of between 0.1-0.5.

14. The method of claim 12, wherein said step (g) is performed at a TiCl_4 vapor flow rate range of about 5-40 sccm and an NH_3 flow rate range of about 50-500 sccm.

15. A method of forming a barrier layer for use in integrated circuit fabrication, comprising the steps of:

(a) providing a substrate structure having an oxide layer upon a silicon substrate;

(b) forming a contact hole extending from a top surface of said oxide layer to a top surface of said silicon substrate;

(c) forming a titanium (Ti) film upon at least portions of said oxide layer and said silicon substrate;

(d) forming an intermediate layer comprising silicon upon said Ti film; and

(e) forming a titanium nitride (TiN) film upon said intermediate layer in the presence of titanium tetrachloride (TiCl_4).

16. The method of claim 15, wherein said step (d) comprises the steps of:

(f) forming a silicon film upon said Ti film of step (c); and

(g) exposing said silicon film and said Ti film to an elevated temperature to cause a reaction between said silicon film and said Ti film to form said intermediate layer.

17. The method of claim 15, wherein said intermediate layer comprises titanium silicide.

18. The method of claim 16, wherein said silicon film of step (f) is formed from chemical vapor deposition of silane (SiH_4) or disilane (Si_2H_6).

19. The method of claim 15, wherein said intermediate layer of step (d) is formed by reacting titanium tetrachloride (TiCl_4) with a gas selected from silane or disilane.

20. A computer storage medium containing a software routine that, when executed, causes a general purpose computer to control a deposition chamber using a method of thin film deposition comprising the steps of:

(a) forming a titanium film upon a substrate;

(b) forming an intermediate layer comprising silicon upon said titanium film; and

(c) forming a titanium nitride film upon said intermediate layer.

21. The method of claim 20, wherein said intermediate layer of step (b) further comprises titanium.

22. The computer storage medium of claim 20, wherein said step (b) comprises the steps of:
- (d) forming a silicon film upon said titanium film; and
 - (e) exposing said silicon film and said titanium film to an elevated temperature to cause a reaction between said silicon film and said titanium film to form said intermediate layer.
23. The computer storage medium of claim 20, wherein said step (b) comprises the step of:
- (f) reacting titanium tetrachloride (TiCl_4) with a gas comprising silicon.
24. The computer storage medium of claim 20, wherein said step (c) further comprises the step of:
- (g) reacting titanium tetrachloride (TiCl_4) with a gas comprising nitrogen element (N).

3 Detailed Description of Invention

BACKGROUND OF THE DISCLOSURE

1. Field of the Invention

The invention relates to a method of thin film processing and, more particularly, to a method of forming an integrated titanium/titanium nitride film structure.

2. Description of the Background Art

In the manufacture of integrated circuits, a titanium nitride film is often used as a metal barrier layer to inhibit the diffusion of metals into an underlying material beneath the barrier layer. These underlying materials form transistor gates, capacitor dielectrics, semiconductor substrates, metal lines, and many other structures that appear in integrated circuits.

For example, when an electrode is being formed for a transistor's gate, a diffusion barrier is often formed between the gate electrode and a metal that serves as the contact portion of the electrode. The diffusion barrier inhibits the diffusion of the metal into the gate electrode material, which may be composed of polysilicon. Such metal diffusion is undesirable because it would change the characteristics of the transistor, or render it inoperative. A combination of titanium/titanium nitride (Ti/TiN), for example, is often used as a diffusion barrier.

The Ti/TiN stack has also been used to provide contacts to the source and drain of a transistor. For example, in a tungsten (W) plug process, a Ti layer is deposited upon a silicon (Si) substrate, followed by conversion of the Ti layer into titanium silicide (TiSi_x), which provides a lower resistance contact with Si. A TiN layer is then formed upon the TiSi_x layer, prior to forming the tungsten plug. In addition to being a barrier layer, the TiN layer serves two additional functions: 1) prevents chemical attack of TiSi_x by tungsten hexafluoride (WF_6) during W deposition; and 2) acts as a glue layer to promote adhesion of the W plug.

Ti and TiN films can be formed by physical or chemical vapor deposition. A Ti/TiN combination layer may be formed in a multiple chamber "cluster tool" by depositing a Ti film in one chamber followed by TiN film deposition in another chamber without exposing the Ti film to the atmosphere, i.e., an integrated Ti/TiN deposition process. When depositing both Ti and TiN using chemical vapor deposition (CVD), titanium tetrachloride (TiCl_4), for example, may be used to form both Ti and TiN films when allowed to react with different reactant gases, e.g., hydrogen (H_2) for Ti deposition under plasma condition, and ammonia (NH_3) for TiN thermal deposition.

However, when a TiCl_4 -based chemistry is used in such an integrated Ti/TiN film deposition process, a reliability problem is encountered. In particular, the integrated Ti/TiN stack structure tends to either peel off or exhibit a haze, which may result, for example, from TiCl_4 or other species arising from TiCl_4 , chemically attacking the Ti film prior to TiN deposition.

Therefore, there is a need in the art for methods of Ti/TiN process integration having improved film characteristics.

SUMMARY OF THE INVENTION

The present invention relates to a method of forming a film structure (i.e., a film stack) comprising titanium (Ti) and titanium nitride (TiN) films. In particular, the method comprises forming an (intermediate protective layer) containing silicon (Si), preferably comprising Si and Ti, upon a Ti layer, followed by deposition of a TiN layer upon the intermediate layer.

The intermediate layer may comprise titanium silicide (TiSi_x), or some other "alloyed" species arising from a reaction between Ti and Si, including TiSi_xO_y , among others. The intermediate layer protects the underlying Ti layer from chemical attack during subsequent TiN layer deposition using a TiCl_4 -based chemistry.

The protective layer comprising TiSi_x is formed, for example, by depositing an amorphous silicon or polysilicon film upon the Ti layer, followed by annealing the Si and Ti films at an elevated temperature. Reaction between the Si film and a top portion of the Ti layer leads to the formation of the protective layer upon the Ti layer. Alternatively, the intermediate protective layer may also be formed by directly depositing TiSi_x from a reaction between titanium tetrachloride (TiCl_4) and silane (SiH_4).

TiN is subsequently formed upon the intermediate layer using, for example, a reaction between titanium tetrachloride (TiCl_4) and ammonia (NH_3). The intermediate layer protects the underlying Ti layer, such that chemical attack of the Ti layer during TiN deposition is mitigated. The method results in the formation of a conformal TiN layer over the underlying structure, and provides an alternative approach to reliable Ti/TiN process integration in integrated circuit fabrication.

DETAILED DESCRIPTION

The present invention is a method for titanium (Ti)/titanium nitride (TiN) process integration, which results in a Ti/TiN stack with improved reliability and good step coverage for the TiN layer. In particular, the method comprises forming a protective layer comprising silicon (Si), and preferably comprising Si and Ti - e.g., titanium silicide (TiSi_x), between the Ti and TiN layers. The use of the intermediate TiSi_x protective layer allows the TiN layer to be formed under process conditions optimized for both film characteristics and step coverage. In general, the intermediate protective layer may also comprise, aside from TiSi_x , other species arising from a reaction between Ti and Si, such as TiSi_xO_y , or other species containing Ti and Si elements. These Si- and Ti-containing species will be referred generally as "Ti-Si alloyed" species.

In one embodiment, the protective layer comprising Ti-Si alloyed species is formed by depositing a Si film upon the Ti layer, followed by exposing the layers to a high temperature, e.g., about 600°C. Depending on the specific process sequence, the conversion of the Si film into the "Ti-Si alloyed" protective layer may be performed during the Si deposition step, or in a subsequent high temperature process step. For example, if Si is deposited from silane at about 600°C or higher, the Ti-Si alloyed intermediate layer will be formed during Si deposition. However, if the Si layer is deposited from disilane at about 500°C, a subsequent step at about 600°C or higher is required to form the Ti-Si alloyed protective layer. This may be done either as a separate annealing step, or during subsequent TiN thermal deposition. Alternatively, a protective layer comprising TiSi_x may be formed directly upon the Ti layer, for example, by using a reaction between TiCl_4 and a silicon-containing gas, such as silane (SiH_4) or disilane (Si_2H_6). One of the advantages of incorporating a layer containing Ti-Si alloyed species or TiSi_x in this integration technique

is the process and chemical compatibility with both Ti and TiN deposition.

Wafer Processing System

FIG. 1 depicts schematically a wafer processing system 10 that can be used to practice embodiments of the present invention. The system 10 comprises a process chamber 100, a gas panel 130, a control unit 110, along with other hardware components such as power supplies 106 and vacuum pumps 102. One example of the process chamber 100 is a TiN chamber, which has previously been described in a commonly-assigned U.S. patent application entitled "High Temperature Chemical Vapor Deposition Chamber," Serial No. 09/211,998, filed on December 14, 1998, and is herein incorporated by reference. Some key features of the system 10 are briefly described below.

Chamber 100

The process chamber 100 generally comprises a support pedestal 150, which is used to support a substrate such as a semiconductor wafer 190 within the process chamber 100. This pedestal 150 can typically be moved in a vertical direction inside the chamber 100 using a displacement mechanism (not shown). Depending on the specific process, the wafer substrate 190 has to be heated to some desired temperature prior to processing. In the illustrative chamber, the wafer support pedestal 150 is heated by an embedded heater 170. For example, the pedestal 150 may be resistively heated by applying an electric current from an AC supply 106 to the heater element 170. The wafer 190 is, in turn, heated by the pedestal 150, and can be maintained within a process temperature range of, for example, 450-750°C. A temperature sensor 172, such as a thermocouple, is also embedded in the wafer support pedestal 150 to monitor the temperature of the pedestal 150 in a conventional manner. For example, the measured temperature may be used in a feedback loop to control the power supply 106 for the heating element 170 such that the wafer temperature can be

maintained or controlled at a desired temperature which is suitable for the particular process application.

Proper control and regulation of the gas flows through the gas panel 130 is performed by mass flow controllers (not shown) and a controller unit 110 such as a computer. The showerhead 120 allows process gases from the gas panel 130 to be uniformly distributed and introduced into the chamber 100. Illustratively, the control unit 110 comprises a central processing unit (CPU) 112, support circuitry 114 that contains memories for storing associated control software 116. This control unit 110 is responsible for automated control of the numerous steps required for wafer processing - such as wafer transport, gas flow control, temperature control, chamber evacuation, and so on. Bi-directional communications between the control unit 110 and the various components of the system 10 are handled through numerous signal cables collectively referred to as signal buses 118, some of which are illustrated in Fig. 1.

A vacuum pump 102 is used to evacuate the process chamber 100 and to maintain the proper gas flows and pressure inside the chamber 100. A showerhead 120, through which process gases are introduced into the chamber 100, is located above the wafer support pedestal 150. The "dual-gas" showerhead 120 used in the present invention has two separate pathways or gas lines, which allow two gases to be separately introduced into the chamber 100 without premixing. Details of the showerhead 120 have been disclosed in a commonly-assigned U.S. patent application entitled "Dual Gas Faceplate for a Showerhead in a Semiconductor Wafer Processing System," Serial No. 09/098,969, filed June 16, 1998; and is herein incorporated by reference. This showerhead 120 is connected to a gas panel 130 which controls and supplies, through mass flow controllers (not shown), various gases used in different steps of the process sequence. During wafer processing, a purge gas supply 104 also provides a purge gas, for example, an inert gas, around the bottom of the pedestal 150 to

minimize undesirable deposits from forming on the pedestal 150.

Ti/TiN Film Integration

FIGS. 2a-2c illustrate one preferred embodiment of the present invention. In general, the substrate 200 refers to any workpiece upon which film processing is performed, and a substrate structure 250 is used to generally denote the substrate 200 together with other material layers formed upon the substrate 200. Depending on the specific stage of processing, the substrate 200 may be a silicon semiconductor wafer, or other material layer which has been formed upon the wafer. FIG. 2a, for example, shows a cross-sectional view of a substrate structure 250, having a Ti film 204 (the words "film" and "layer" are used interchangeably) upon a material layer 202 which has previously be formed upon a silicon wafer substrate 200. In this particular illustration, the material layer 202 may be an oxide (e.g., SiO_2), which has been conventionally formed and patterned to provide a contact hole 202H extending to the top surface 200T of the substrate 200. The Ti film 204 may be deposited upon the substrate structure 250 by a conventional Ti deposition process such as plasma enhanced chemical vapor deposition (PECVD) or physical vapor deposition (PVD).

The deposited Ti film 204 also contacts a portion of the substrate 200 at the bottom 202B of the contact hole 202H. Due to the non-conformal nature of the plasma deposited Ti film 204, the sidewall 202S of the contact hole 202H is not covered by any Ti. If the Ti deposition is performed using PECVD, typically at a high temperature between 600-700°C, a reaction will occur between the Ti film 204 and the silicon substrate 200 at the bottom 202B of the contact hole 202H. This leads to the formation of a titanium silicide (TiSi_x) layer 205, as shown in FIG. 2b. Alternatively, if the Ti film 204 is deposited using PVD, then the TiSi_x layer 205 at the bottom 202B of the contact hole 202H may be formed in a separate rapid thermal process step, either prior to or during subsequent film processing.

While the method of Ti film deposition is not critical to the practice of the present invention, the property of the Ti film 204, e.g., surface roughness, may affect the choice of process conditions used in subsequent film deposition.

After the Ti film 204 is formed, a thin Si film 206 (e.g., amorphous or polysilicon) is deposited upon the Ti film 204 at a high temperature, as shown in FIG. 2b. The Si deposition, for example, can be performed by thermal CVD using precursor gases such as SiH_4 or disilane (Si_2H_6) in chambers that are used for Ti or TiN deposition. The Si film 206 can typically be formed in a precursor flow range of between 20 to 200 sccm, a pressure range of 5 to 20 torr and a temperature range of about 500 to 700°C. For the precursor gas SiH_4 , however, a temperature range of 600-700°C is preferred. When the process is performed in a chamber 100 having a dual-gas showerhead 120 such as that depicted in FIG. 1, dilutant gases are supplied to the chamber 100 via both gas lines (not shown) of the showerhead 120. In one embodiment, for example, a N_2 dilutant gas flow of 1-10 slm is established, along with SiH_4 , in one gas line; while an inert gas such as N_2 or He is supplied in the second gas line at a flow range of 1-10 slm. The gas flow in the second gas line is selected primarily to minimize potential "back flow" of gases into the gas line, and may comprise one or more inert gases. Other gases, such as hydrogen (H_2) and argon (Ar), among others, may also be used, as long as they are compatible with Si CVD deposition from SiH_4 . More preferably, silicon deposition is performed at a total pressure of about 10 torr and a pedestal temperature of about 680°C, with about 50 sccm of SiH_4 flow and about 2000 sccm of N_2 in one gas line, and a N_2 flow of about 1000 sccm and a He flow of 1000 sccm in the other. An inert purge gas flow (e.g., Ar) of about 1000 sccm is also provided from a purge gas supply 104 (see FIG. 1) to minimize undesirable deposits from forming on the pedestal 150.

The thickness of the Si film 206 required for forming an effective intermediate protective layer depends on the

surface roughness of the underlying Ti film 204, which in turn is dependent on the Ti film thickness. In general, a thicker Ti film 204 has a larger surface roughness, and a correspondingly thicker Si layer 206 is needed. Since the deposited Si layer 206 has excellent step coverage, a thickness of about 20Å is typically sufficient for a 150Å thick Ti film 204. The Si film 206 is subsequently allowed to react with a surface layer 204S (delineated by a dashed line in FIG. 2b) of the underlying Ti layer 204, by annealing at a high temperature, e.g., over 600°C. The reaction results in the formation of an intermediate layer 208, shown in FIG. 2c, which may comprise TiSi_x , TiSi_xO_y , or other "alloyed" species containing Ti and Si (where x and y denote generally respective amounts of Si and O relative to Ti). In this illustration, the intermediate layer 208 may also comprise TiSi_xO_y because the oxide layer 202 provides a source of oxygen. In other embodiments without an oxygen source, TiSi_xO_y will not be formed in the intermediate layer 208. Instead, other "Ti-Si alloyed" species may be present, depending on the specific substrate structure 250. The formation of the intermediate layer 208 from the Si layer 206 may either occur as a separate process step, or as part of a subsequent TiN deposition step. For example, when the substrate structure 250 shown in FIG. 2b is positioned onto the heated pedestal 150 of the processing chamber 100, which is maintained at over 600°C, a reaction between the Si film 206 and the Ti surface layer 204S will occur. Typically, a 20Å thick Si film 206 will result in an intermediate layer 208 of about 50Å. During the high temperature anneal, a reaction also occurs between the Si layer 206 lying over the TiSi_x layer 205, resulting in the formation of another layer 207 of TiSi_x . The remaining Si film 206 adjacent the sidewall 202S will not significantly affect the contact resistance.

After the formation of the intermediate protective layer 208, processing continues with the deposition of the TiN film 210, as illustrated in FIG. 2d. The TiN film 210 can be formed, for example, by CVD using a reaction of TiCl_4 ,

and NH_3 in the chamber 100 of FIG. 1. In one embodiment, helium (He) and nitrogen (N_2) are introduced into the chamber 100, along with TiCl_4 , via one pathway (gas line) of the showerhead 120. NH_3 , along with N_2 , is introduced into the chamber 100 via the second pathway of the showerhead 120. He and N_2 are generally referred to as "dilutant" gases, and argon (Ar) or other inert gases, may also be used, either singly or in combination (i.e., as a gas mixture) within either gas line of the showerhead 120. A bottom inert gas purge flow (e.g., Ar) of about 2000 sccm is also established through a separate gas line and gas supply 104 provided at the bottom of the chamber 100. Typically, the reaction can be performed at a TiCl_4 vapor flow rate of 5-40 sccm with a He gas flow of 500-2000 sccm and N_2 flow of 500-5000 sccm, NH_3 flow rate of 50-500 sccm with N_2 flow of 500-5000 sccm, a total pressure range of 3-30 torr and a pedestal temperature over 600°C (e.g., $600\text{--}700^\circ\text{C}$). Alternatively, a $\text{TiCl}_4\text{:NH}_3$ vapor flow ratio in the range of about 0.1-0.5 is also acceptable. More preferably, the TiN film 210 is deposited at a TiCl_4 vapor flow rate of about 20 sccm (about 170 mg/min. liquid flow rate) in about 1000 sccm He and 1000 sccm N_2 , NH_3 flow rate of about 100 sccm with N_2 at about 2000 sccm, a total pressure of about 10 torr and a temperature of about 680°C . Under these process conditions, the TiN film 210 exhibits a step coverage of at least 95% for an aspect ratio of about 3.5:1 (aspect ratio is defined as the ratio between the depth d and the width w of the opening 202H upon which TiN deposition takes place.) The presence of the intermediate layer 208 protects the underlying Ti layer 204 against chemical attack during the subsequent TiCl_4 -based TiN deposition step. Since TiSi_x (or Ti-Si alloyed species) is chemically compatible with both Ti and TiN, the incorporation of the intermediate layer 208 in the Ti/TiN integration process results a film structure with high reliability, good barrier layer properties and excellent TiN step coverage. In general, the intermediate protective layer of the present invention can be used in conjunction with other TiCl_4 -based processes for TiN

deposition, including for example, plasma-enhanced CVD using TiCl_4/N_2 , among others.

FIGS. 3a-3d illustrate another embodiment of the present invention, showing cross-sectional views of a substrate 200 undergoing different stages of an integrated circuit fabrication sequence. FIG. 3a shows a Ti film 204 upon the underlying patterned material layer 202 and contacting the substrate 200 at the bottom 202B of the contact hole 202H. As previously described in connection with FIG. 2a, the Ti film 204 covers primarily the top 202T of the patterned layer 202 and the bottom 202B of the contact hole 202H. In one illustrative embodiment, the Ti film 204 may be formed by PVD, in which case, the Ti film 204 at the bottom 202B of the contact hole 202H can be converted into a TiSi_x layer 205 in a subsequent high temperature (e.g., over 600°C) step, as shown in FIG. 3b.

FIG. 3c shows a protective layer 306 formed upon the Ti film 204 and the TiSi_x layer 205. The protective layer 306 may comprise, for example, titanium silicide (TiSi_x) or other Ti-Si "alloyed" species such as TiSi_xO_y , which are effective in preventing attack of the underlying Ti film 204 during subsequent TiN film deposition. In one embodiment of the present invention, the intermediate layer 306, which may comprise primarily TiSi_x , is deposited directly upon the Ti film 204 using a reaction between TiCl_4 and silane (SiH_4) at a temperature range of about 650 - 750°C , or preferably, at a heater temperature of about 680°C . The reaction can be performed in a process chamber 100 similar to that shown in FIG. 1, in which TiCl_4 and SiH_4 are separately introduced into the chamber 100 via the dual-gas showerhead 120. The reaction may be performed at a TiCl_4 flow range of about 1-5 sccm, SiH_4 flow range of 10-50 sccm, and a total pressure range of 1-20 torr. To increase the deposition rate and to reduce the chlorine content in the deposited film, a hydrogen (H_2) flow of about 5 slm may be used. Alternatively, other gases comprising the silicon element, e.g., dichlorosilane (SiH_2Cl_2), may also be used in place of SiH_4 to react with TiCl_4 , and the processing conditions can

be adjusted to suit specific needs. The protective TiSi_x layer 306 may, for example, have a thickness from 20 to 100Å, and more preferably, about 50Å.

After the formation of the intermediate layer 306, a TiN layer 308 is deposited upon the protective layer 306, as illustrated in FIG. 3d. The deposition of TiN layer 308 has previously been described in connection with FIG. 2d.

Thereafter, a W plug (not shown) is formed upon the TiN layer 308 of FIG. 3d or the TiN layer 210 of FIG. 2d, using for example, a reaction between WF_6 and H_2 . Adhesion of the W plug layer is improved by the presence of the TiN glue layer.

The specific process conditions disclosed in the above discussion are meant for illustrative purpose only. Other combinations of process parameters such as precursor and inert gases, flow ranges, pressure and temperature may also be used in forming the integrated Ti/TiN film structure of the present invention, which incorporates an intermediate protective layer containing Ti and Si elements.

Although several preferred embodiments, which incorporate the teachings of the present invention, have been shown and described in detail, those skilled in the art can readily devise many other varied embodiments that still incorporate these teachings.

4 Brief Description of Drawings

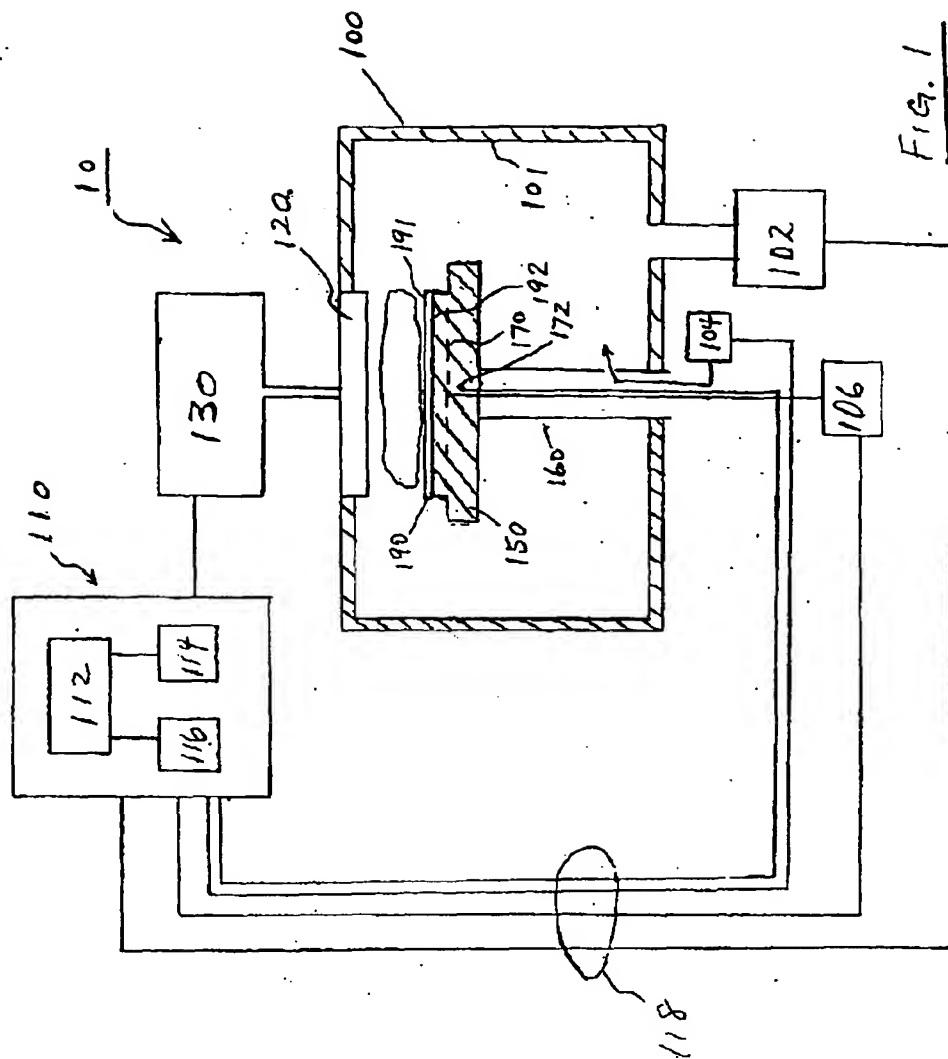
The teachings of the present invention can be readily understood by considering the following detailed description in conjunction with the accompanying drawings, in which:

FIG. 1 depicts a schematic illustration of an apparatus that can be used for the practice of this invention;

FIGS. 2a-2d depict schematic cross-sectional views of a substrate at different stages of film processing according to one embodiment of the present invention; and

FIGS. 3a-3d depict schematic cross-sectional views of a substrate at different stages of film processing according to another embodiment of the present invention.

To facilitate understanding, identical reference numerals have been used, where possible, to designate identical elements that are common to the figures.



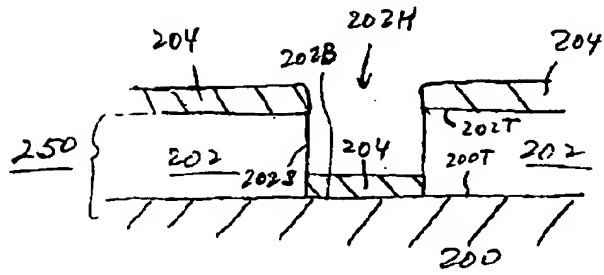


FIG. 2a

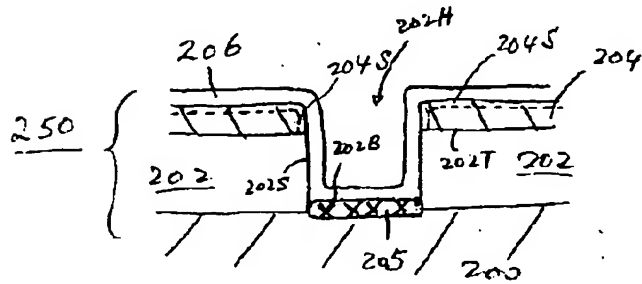


FIG. 2b

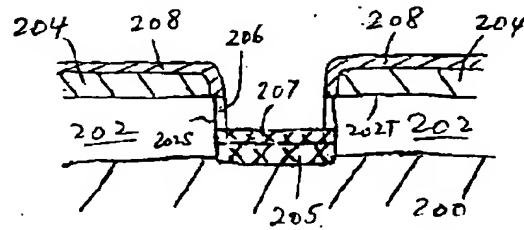


FIG. 2c

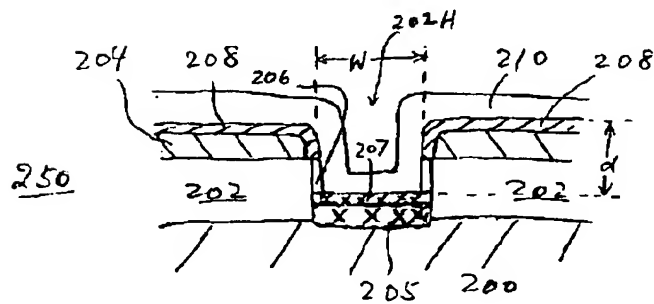
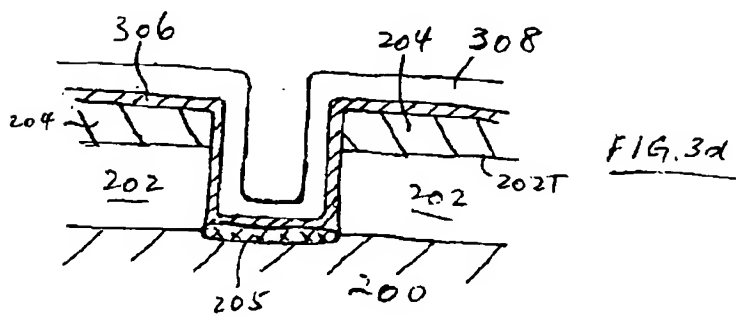
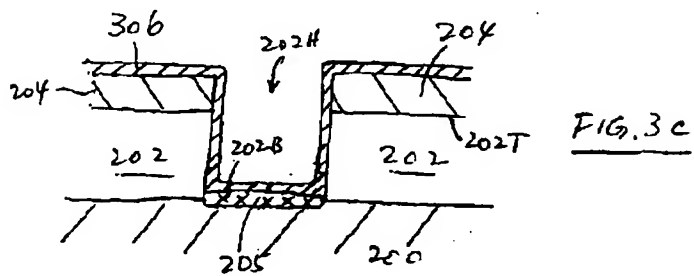
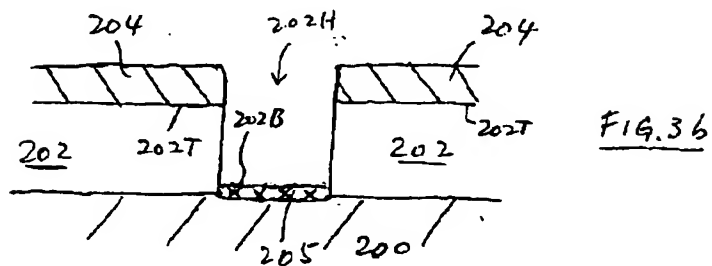
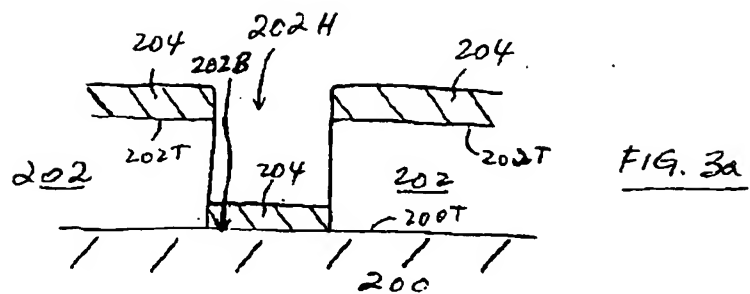


FIG. 2d



I Abstract

A method of film processing comprises forming an integrated titanium/titanium nitride (Ti/TiN) film structure having an intermediate layer. The intermediate layer comprises species containing Si, and preferably containing Si and Ti, such as titanium silicide (TiSi_x), or TiSi_xO_y , among others. The intermediate layer protects the underlying Ti film against chemical attack during subsequent TiN deposition using a titanium tetrachloride (TiCl_4)-based chemistry. The method allows reliable Ti/TiN film integration to be achieved with excellent TiN step coverage. For example, the film structure can be used as an effective barrier layer in integrated circuit fabrication.

2 Representative Drawing Fig. 2